

電子機器設計のためのリアルタイムシミュレーション研究

[1] 組織

代表者：中村 諭

(株式会社図研)

対応者：浅井 秀樹

(静岡大学電子工学研究所)

分担者：

一色 亙 (株式会社図研)

井上 雄太 (静岡大学工学部)

[2] 研究経過

電子機器設計のためのリアルタイムシミュレーションの研究・開発は、近年ますますその重要性を増している。例えば、CT スキャンやMRI のような大型医療機器の場合、設計段階でその製品評価をすることは非常に困難であり、製品試作を繰り返しながら最終製品に仕上げていかねばならない。これには多大な時間とコストがかかってしまっている。これを改善すべく、本プロジェクトでは、対象の医療機器内に含まれるエレキ部分、すなわちプリント回路基板で実現されている回路部分をリアルタイムレベルに高速計算処理が可能な仮想モデルにすることを目的として研究を行った。この技術が確立すれば、エレキ部分は、CAD (Computer Aided Design) ツールで設計した状態で、先に挙げた CR スキャンやMRI のセンサーからの入力信号に対してリアルタイムに応答可能なエレキモデルを提供することができるようになり、設計段階で様々な検証が可能になる。ただし、本プロジェクトでは、マイコンや IC そのものは扱わず、まずは抵抗やコンデンサ、ダイオードやトランジスタなどで構成されるアナログ電子回路を対象とした。アナログ電子回路の仮想検証ツールとしては SPICE (Simulation Program with Integrated Circuit Emphasis) が一般的に利用されているが、時間応答のシミュレーション時間は実時間にくらべ非常に遅い。そのため、これに代わる技術として、アナログ電子回路部分の動作を関数表現したモデルとして定義する基礎技術の研究を行った。

本プロジェクトは、本年度が初年度であり、それぞれが持っている情報を互いに公開し合うことで、今後の共同研究のシナリオや必要な基礎技術を固め

ることとした。合計4回の研究打ち合わせを実施し、各々が持っている技術と互いに抱える課題を発表し、議論する形で行われた。本稿では、研究打ち合わせの概要を示す。

以下、研究活動状況の概要を記す。株式会社図研の発表では、近年の市場動向の説明とともに、対象となるアナログ電子回路の提示と説明を行った。抵抗やコンデンサを組み合わせた単純なフィルタ回路だけでなく、フィルタとダイオードを組み合わせたノイズ対策回路などである。抵抗やコンデンサで構成されたフィルタ回路を関数表現する方法としては伝達関数表現があり、この導出は比較的簡単に行うことができる。しかし、ダイオードのような非線形部品が含まれた回路に対してはどのような関数表現が適しているのかは明確になっておらず、その点を問題提起した。さらに、図研が独自に考えたいくつかの計算手法を提案し、SPICE との解析結果の比較の紹介を行った。基本的な関数化の手法に関しては、SPICE で行われていることと同等と示された。また、ダイオードの特性は部品仕様書から手に入る情報のみで構成することを前提としているため、SPICE に比べて解析に必要な情報を揃えやすいことを説明した。しかし、トランジスタや FET(Field Effect Transistor) といった非線形素子を含む回路の関数モデル表現に課題があることも説明し共有した。

静岡大学からは、SPICE の内部で行われている時間応答解析の仕組みの説明とその問題点、近年新しく提案されている MOR (Model Order Reduction) や LIM (Latency Insertion Method) などの説明を行った。SPICE の時間応答解析では、回路内の電流値や電圧値を算出する際に、シミュレーションの計算ステップ時間毎に近似解を求めているが、この処理に多くの時間を費やしているため、そのまま利用すると、目的であるリアルタイム性を出すことができない。MOR や LIM の対象回路は、抵抗やコンデンサなどの線形素子で組まれた大規模な線形回路には効果を発揮するが、ダイオードやトランジスタなどを含む非線形回路には効果的ではない。また、電磁界解析ツールでは、解析対象を内部的に抵抗やコンデンサ、コイルなどを無数に組み合わせた等価回路で表現することが多い。それを解くために必要な計算量は非常に多い。そのため、本プロジェクトの

取り組みである「アナログ電子回路の関数モデル表現」を行うと、その計算量を大幅に減らすことができる可能性があることを共有した。関数表現することで、解析精度が多少なりとも劣る可能性があるが、計算スピードが大幅に改善されることが予想されるため、詳細度を求めずに、設計段階で全体の傾向を掴むための解析に利用することが考えられる。

今後の展開として、まだ関数化できていない非線形回路の関数化と、回路 CAD データからの関数導出アルゴリズムの研究、温度特性や製造バラツキを考慮した関数モデルなど模索することが考えられる。

[3] 成果

(3-1) 研究成果

本プロジェクトは現在、研究課題に対して、互いの協力範囲と項目を精査中である。各々が抱える課題の共有が行え、互いの技術が融合し合うことで新しい設計スタイルの実現イメージできたことが成果として考えられる。

(3-2) 波及効果と発展性など

本プロジェクトは、学外研究者との交流が飛躍的に活性化し、市場で要求されている技術と現状の課題の整理が行えた。図研の回路 CAD データで表現された対象回路を関数モデルとして表現し、そのモデルをメカ設計やソフト設計へ展開することで、製品試作を行う前に、メカ/エレキ/ソフトが連携した動作検証が行えるようになることが考えられる。

さらに、本プロジェクトでは「アナログ電子回路」のみを対象としたが、近年メカ領域で盛んに利用が進められている 1D モデル（例：Modelica モデル）を使った時間応答解析にも同様のアプローチを行うことができ、本プロジェクトの取り組みの今後の発展が期待できる。

[4] 成果資料

(1) ”超高速シミュレーション技術とハイブリッド解析への活用可能性” Zuken Innovation World 2017 in Yokohama, Oct. 2017.

出張報告（共同研究プロジェクトの予算を使用した場合について、全員分記載して下さい。）

氏名：中村 諭

所属：株式会社図研

期間：8月23日，9月6日，9月20日，11月14日

用務先：電子工学研究所 浅井研究室

用務内容：共同研究プロジェクトテーマについてフリーディスカッション

主たる対応者：浅井 秀樹

氏名：一色 亙

所属：株式会社図研

期間：8月23日，9月6日，9月20日，11月14日

用務先：電子工学研究所 浅井研究室

用務内容：共同研究プロジェクトテーマについてフリーディスカッション

主たる対応者：浅井 秀樹