

電子機器の回路配線板における給電配線の 平衡度整合レイアウトの研究

[1] 組織

代表者：島寄 睦

(三菱電機株式会社)

対応者：浅井 秀樹

(静岡大学電子工学研究所)

分担者：

大橋 英征 (三菱電機株式会社)

山岸 圭太郎 (三菱電機株式会社)

村田 雄一郎 (三菱電機株式会社)

西 慎矢 (三菱電機株式会社)

高橋 秀彰 (三菱電機株式会社)

井上 雄太 (静岡大学電子工学研究所)

關根 惟敏 (静岡大学工学部)

岡田 慎吾 (静岡大学創造科学技術
大学院)

[2] 研究経過

近年、電子機器の電磁両立性 (electromagnetic compatibility : EMC) への要求が高まっている。これは、電子機器中のプリント基板が、CPU / Memory, 通信 LSI (large scale integration) を搭載し、複数の電源電圧とクロック発信機によって動作することで、プリント基板の電磁気特性が複雑化する方向に進化しているためである。EMC のうち、電子回路の不要電磁放射 (electromagnetic interference : EMI) の主要因がコモンモード電流に起因していることが知られており、コモンモード電流の発生を抑制することができれば EMI 対策部品を削減できると考えられる。本プロジェクトでは、基板配線のレイアウト設計で平衡度を考慮することでコモンモード電流に起因する EMI を抑制する設計の指針を得、基板配線の平衡度が最適となる配線レイアウトの現実解の探索を目的とする。

三菱電機の島寄氏が浅井研究室の社会人博士課程での最終学年であることも考慮し、島寄氏の学位論文テーマと関連する題材を中心として議論を進めた。

本プロジェクトは本年度が初年度であり、三菱電機株式会社が有する問題点と検討中の対応策の紹介と静岡大学電子工学研究所浅井研究室が有する回路

／電磁界解析技術を展開することで、本プロジェクトの目的が達成できるかを検討した。

本プロジェクトにおける研究会は二回開催され、最初の研究会では、島寄氏より平衡度を考慮した基板配線のレイアウト設計の取り組みについて、浅井教授より回路 / 電磁界解析技術の変遷が紹介された。そして、二度目の研究会では、西氏と高橋氏より、問題が発生しているプリント基板上の配線形状の紹介、井上より浅井研究室で開発中の Multi-GPU HIE-FDTD 法が紹介された。本稿では、島寄氏が行っている平衡度整合レイアウトを用いた EMI の抑制の研究と井上が紹介した Multi-GPU HIE-FDTD 法について概要を述べる。

島寄氏の平衡度整合レイアウトを用いた EMI の抑制の研究は、プリント基板上の伝送線路とグラウンド面の関係を示す平衡度を CMRR (common mode rejection ratio) で評価し、EMI の抑制についての指標にするものである。ここでは例題として、無線 LAN 通信用の小型電子機器に着目している。これは製品に高い信頼性が求められること、製品の進化が速いこと、設計変更が困難な電子機器の代表であることが挙げられ、設計に必要な工数の短縮、プリント基板上の EMI 対策部品の削減が求められている。そして、この例題に対する EMI と平衡度の関係の検証、CMRR の測定方法の提案と検証、平衡度の評価について述べられた。

EMI と平衡度の関係では、基板両面にて二枚の平行平板で構成した平衡配線と、片側をマイクロストリップラインとした不平衡配線で構成された解析モデルの数値シミュレーションで不平衡配線の場合のほうが、EMI として放射される電界強度が増加することを明らかにした。同時に、EMI 対策ではプリント基板だけではなく、ケーブルを接続した状態で検証する必要があることを示した。

CMRR の測定方法の提案と実験検証では、ベクトルネットワークアナライザ (vector network analyzer : VNA) を用いて S パラメータを測定し、求めていく。このとき、従来のカレントクランプを用いた測定ではなく、ファラデーゲージ内のプリント基板の入力に VNA の高周波電力を入力し、二つ

の出力端子にて三端子の Mixed-mode S パラメータを求めてディファレンシャルモードとコモンモードの S パラメータの比から CMRR を算出する。これにより、平衡度と CMRR の関係式が理論的に求められ、平衡度の評価を実現できることが示された。

今後の課題としては、EMI 抑制のために基板配線の平衡度が最適となる配線レイアウトの現実解の探索、ノイズ発生部品や EMI 対策部品の構造の決定方法について研究が必要であることが挙げられる。

井上が紹介した Multi-GPU HIE-FDTD 法は、浅井研究室で開発している高速な電磁界解析手法の一つである。一般的に、シミュレーションの高速化には、高速なアルゴリズムの開発と PC クラスタといった並列計算環境の適用の二つが挙げられる。しかしながら、いずれか一方のみでは高速化に限界があるため、これらを両立することが求められる。

FDTD (finite difference time domain) 法のように厳しい時間刻み幅の制限がある場合、無条件安定な手法にすることで時間刻み幅の制限を緩和し、高速な解析を実現する試みが行われてきた。しかしながら、無条件安定な手法は大規模疎行列を連立一次方程式の解法を用いて解くため、並列化の効果を発揮することが困難である。これは、連立一次方程式の解法中で通信や同期、逐次処理の時には必要なかった計算処理といった多くのオーバーヘッドが発生するためである。一般的に、CPU 内の計算処理とネットワークを介した通信処理では、通信処理に必要な処理時間のほうが大きくなる。そのため、並列計算ではオーバーヘッドを最小にすることが求められる。弱条件安定な手法である HIE (hybrid implicit explicit) -FDTD 法は領域分割の仕方によっては、このオーバーヘッドを数回の通信処理のみに行うことができる。そのため、無条件安定な手法と比べ、並列化の効果を発揮しやすいアルゴリズムであることが示され、先行研究として、PC クラスタを用いた並列分散型 HIE-FDTD 法や、GPU (graphics processing unit) を用いた GPGPU (general purpose computing on GPU) HIE-FDTD 法が提案されている。

しかし、より効率的な電磁界解析の実現するためには、CPU よりも高速な GPU を用いることが求められるが、GPU ボード上のメモリ容量の制限から、大規模問題の解析には適さない。そのため、複数の GPU ボードを用いることによるメモリ容量の拡張が求められる。

Multi-GPU HIE-FDTD 法はその名が示すように、HIE-FDTD 法に Multi-GPU を適用させた手法である。Multi-GPU HIE-FDTD 法では、計算時に各 GPU 間を繋ぐ通信処理が必要になるが、このオーバーヘッドを削減するために、通信処理と計算処理

を同時に実行することで、通信処理のみを行う処理時間を最小にしていることが示された。

数値実験結果では、Multi-GPU HIE-FDTD 法は 8 個の GPU を用いることで、CPU 1 個のみを用いた解析と比べて 50 倍以上、FDTD 法と比べると 300 倍以上の高速化を達成したことが述べられた。

電磁界解析の高速化は、プリント基板上の電磁氣的振る舞いを知るのに用いられる。特に、大規模な問題が解析対象となる場合には、必要な計算機資源は非常に多くなり、実用的な時間で解を得ることが困難である。そのような問題に対して、最適な配線レイアウトの探索を行うことは従来の電磁界解析手法では解を得られない。そのため、Multi-GPU HIE-FDTD 法と最適化手法を結びつけ、実用的な時間で最適解を得るシミュレータを確立することが課題として挙げられる。

[3] 成果

(3-1) 研究成果

本プロジェクトは現在、研究課題に対して、互いの協力範囲と項目が絞られつつあり、今後、成果が大いに期待される。

(3-2) 波及効果と発展性など

基板配線設計において、平衡度整合レイアウトによるコモンモード電流の抑制のための現実解の探索が実現した場合、EMI 対策部品が削減され、高機能・高密度実装されたプリント基板を用いる電子回路の作成コストが抑えられ、電子機器産業への貢献は大きいものと考えられる。

[4] 成果資料

- (1) 島寄 睦, "電子機器からの不要電磁放射抑制のための CMRR を用いた基板配線の平衡度評価の研究", 静岡大学創造科学技術大学院博士論文, 2015 年.
- (2) 井上雄太, 浅井秀樹, "マルチ GPU LIM を用いた大規模回路網の高速過渡解析", 信学技報, EMCJ75, 2014-12-19.
- (3) 島寄 睦, 浅井 秀樹, "プリント配線板における給電配線の CMRR 測定による平衡度不整合の評価方法", Vol.J98-B No.1, pp.103-106, Jan.2015.

出張報告（特別教育研究経費を使用した場合について、全員分記載して下さい。）

氏名	期間	用務内容	担当教員(主たる対応者)
島寄睦	7/30	共同研究プロジェクト実施計画打ち合わせ	浅井
島寄睦	8/27	共同研究プロジェクト研究会開催打ち合わせ	浅井
島寄睦	9/30	共同研究プロジェクト研究会開催準備	浅井
島寄睦	10/16-10/17	共同研究プロジェクト研究会	浅井
山岸圭太郎	10/16	共同研究プロジェクト研究会	浅井
西慎矢	10/16	共同研究プロジェクト研究会	浅井
高橋秀彰	10/16	共同研究プロジェクト研究会	浅井
島寄睦	11/13-11/14	共同研究プロジェクト共通作業項目検討	浅井
島寄睦	12/24	共同研究プロジェクト研究会開催打ち合わせ	浅井
島寄睦	1/22-1/23	共同研究プロジェクト研究会# 2	浅井
高橋秀彰	1/23	共同研究プロジェクト研究会# 2	浅井
西慎矢	1/23	共同研究プロジェクト研究会# 2	浅井