

SOI MOSFET フォトン検出器の集光構造による量子効率向上

[1] 組織 (以下10.5ポイント)

代表者: 辻 寧英

(室蘭工業大学大学院工学研究科)

対応者: 佐藤 弘明

(静岡大学電子工学研究所)

分担者: 猪川 洋

(静岡大学電子工学研究所)

[2] 研究経過

フォトン検出器は、蛍光寿命検出や DNA マイクロアレイ、量子暗号技術等、近い将来に重要となる超高精度な微弱光検出技術への応用が期待されている。主要なデバイスとして、アバランシェ・フォトダイオード (APD) や光電子増倍管 (PMT) が既に利用されているが、電子増倍を行うため高電界を印加している。その結果、暗計数率 (光入射のない状態での誤計数率) の低減には限界があった。また、電子増倍の状態から回復するまでには相当の時間を必要とし、フォトン計数速度の向上にも原理的な限界があった。これに対し、ナノメートルサイズの細いチャンネルを有する SOI (silicon-on-insulator) MOSFET (metal-oxide-semiconductor field-effect-transistor) を利用すると、数個のフォトン数に対応したステップ状の電流レベルを観測でき、フォトン検出器として動作できることが報告されている[1]。このフォトン検出器の興味深い特徴は、高電界印加や電子増倍を行わないため、暗計数率において APD や PMT よりも有利となる点である。一方で、フォトン計数率に寄与する量子効率が 1%以下と非常に低く、不利となっている。これは、光吸収体となる MOSFET チャンネル部の体積が小さいことから、入射光のごく一部しか捉えられていないことによる。そこで本研究では、SOI MOSFET フォトン検出器における量子効率を大幅に向上させるため、大きな面積で捉えた入射光のパワーを微細な MOSFET チャンネル部に効率的に集める集光構造について検討する。具体的にはサブ μm サイズの金の表面プラズモンアンテナ[2]によって入射光を SOI 導波路モードと結合させ、SOI 導波路の構造を工夫した集光構造を検討し、量子効率 30% を達成する SOI MOSFET フォトン検出器の実現を目指す。

本プロジェクトは、本年度が初年度であった。本プロジェクトにおける SOI MOSFET フォトン検出器のデバイス設計には光学的な解析が必要不可欠となるが、最近の数値解析技術をもってしても SOI MOSFET フォトン検出器のように比較的複雑な構造を全体的に扱うことは難しい。そこで本プロジェクトでは、例えば集光を行う部分、光導波路を伝搬する部分等で、電磁界解析手法を切り替えて効率的に解析するための検討を行った。さらに、SOI MOSFET フォトン検出器の量子効率を向上させるための設計指針についても検討した。

以下、研究活動状況の概要を記す。

[3] 成果 (以下10.5ポイント)

(3-1) 研究成果

本年度は、以下に示す研究成果を得た。

(1) 設計のための高効率数値解析について

- 表面プラズモンアンテナに対して光が照射された場合の応答は、基本的に有限差分時間領域 (FDTD) 法によるフルウェーブ解析が必要と考えていたが、表面プラズモンアンテナは周期構造を有する回折格子であるため、厳密結合波近似 (RCWA) 法を使えば、格段に効率的な計算が出来る。
- 表面プラズモンアンテナによって回折された光は SOI 層の導波路モードと結合するため、ビーム伝搬法 (BPM) を使えば、格段に効率的な計算が出来る。ただし、BPM にも多くの種類があるので、効率や計算結果の安定性について更に件等する。
- 電磁界解析手法の切り替えに伴う計算結果の妥当性は、FDTD 法によるフルウェーブ解析や実験結果との比較が必要で今後の課題である。

(2) 表面プラズモンアンテナと SOI 光導波路を組み合わせた集光構造について

- シリコン中の「光の伝搬距離 vs. キャリア輸送距離」を勘案して、構造を検討する必要がある。シリコン中の光伝搬距離を消光係数 k によって見積もると、可視域では $1\ \mu\text{m}$ 伝搬させるのがやっと。特に $545\ \text{nm}$ 以下の短波長側では数~数百 nm オーダーの短い距離しか伝搬しない。
- SOI 導波路モードの光パワーは、キャリアが

MOSFET チャンネル部に到達できる領域で吸収される必要がある。光伝搬だけに着目すれば、反射が大きく、共振モードが立つようなデザインの方が良いと考えられる。

- ・光励起されたキャリアが電流に寄与するのか、または熱損失になるのかについても検討できればなお良い（区別可能かは今後の課題）。

(3-2) 波及効果と発展性など

SOI MOSFET フォトン検出器における量子効率の欠点を克服する最適な集光構造を提供する。実際にデバイス設計を行う上で、集光現象の理論的な礎になる。その結果、高い量子効率、高い計数速度、低い暗計数率を同時に満たすような、これまでにはなかったフォトン検出器の実現に展開できる。SOI CMOS 技術によってデバイス集積化が容易であるため、従来よりも高度な（多チャンネル同時計測や演算を含むような）フォトン検出技術も期待でき、イメージングや分光計測等に対して革新的な検出器を提供できるものと考えているため、次年度は相互の協力関係をさらに深める予定である。

[4] 成果資料（以下10.5ポイント）

- [1] D. S. C. Putranto, P. S. P. Priambodo, D. Hartanto, W. Du, H. Satoh, A. Ono, and H. Inokawa, "Effects of substrate voltage on noise characteristics and hole lifetime in SOI metal-oxide-semiconductor field-effect transistor photon detector," *Optics Express*, vol. 22, no. 18, pp. 22072-22079, 2014.
- [2] H. Goto, Y. Tsuji, T. Yasui, and K. Hirayama, "A study on optimization of waveguide dispersion property using function expansion based topology optimization method," *IEICE Transaction on Electronics*, Vol. E97-C, No. 7, pp. 670-676, July 2014.
- [3] Z. Zhang, Y. Tsuji, and M. Eguchi, "Study on crosstalk-free polarization splitter with elliptical-hole core circular-hole holey fibers," *IEEE/OSA Journal of Lightwave Technology*, Vol. 32, No. 23, pp. 3956-3962, Dec. 2014.
- [4] Z. Zhang, Y. Tsuji, T. Yasui, and K. Hirayama, "Design of ultra-compact triplexer with function-expansion based topology optimization," *OSA Optics Express*, Vol. 23, No. 4, pp. 3936-39950, Feb. 2015.
- [5] Z. Zhang, Y. Tsuji and M. Eguchi, "A study on crosstalk-free polarization splitter based on single-polarized photonic crystal fibers," *Progress In Electromagnetics Research Symposium (PIERS 2014)*, China, Aug. 2014.

出張報告（特別教育研究経費を使用した場合について、全員分記載して下さい。）

氏名：辻 寧英

所属：室蘭工業大学大学院工学研究科

期間：平成26年10月29-30日

用務先：静岡大学電子工学研究所

用務内容：研究打ち合わせ

主たる対応者：佐藤 弘明